

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **10-106855**

(43)Date of publication of application : **24.04.1998**

(51)Int.CI. **H01F 27/34**

H01F 27/32

H02M 3/28

(21)Application number : **08-280305** (71)Applicant : **MURATA MFG CO LTD**
(22)Date of filing : **01.10.1996** (72)Inventor : **MATSUMOTO MASAHIKO
MATSUMOTO
YOSHIHIRO**

(54) LOW PARASITIC CAPACITANCE TRANSFORMER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a low parasitic capacitance transformer which can reduce the parasitic capacitance between its primary coil and secondary coil.

SOLUTION: A transformer 3 is constructed by forming a first coil layer by winding a winding 14 around a core 10 and second coil layer by winding another winding 14 around an insulator 11 after coating the first coil layer with the insulator 11, and then, successively forming an insulator 12, a third coil layer, an insulator 13, and a fourth coil layer on the second coil layer. The primary coil N1 of the transformer is constituted of the second and fourth coil layers and the secondary coil N2 is constituted of the first and third coil layers. The thickness of the insulator 13 between the fourth coil layer of the primary coil N1 and the third coil layer of the secondary coil N2 across which the hourly fluctuation of the electric flux density becomes the largest is made thicker than those of the insulators between the other coil layers. Therefore the interval between the third and fourth coil layers becomes larger and the parasitic capacitance between the primary and secondary coils N1 and N2 becomes smaller.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the low parasitic capacitance transformer built into equipments, such as switching power supply equipment.

[0002]

[Description of the Prior Art] A transformer has a primary coil and a secondary coil, is constituted, and outputs the electrical potential difference which carried out the multiplication of the turn ratio (N_2/N_1) of the number of turns N_2 of a secondary coil to the number of turns N_1 of a primary coil to the electrical potential difference impressed to the primary coil from a secondary coil. There is a transformer of various classes by which structures differ among such transformers.

[0003] For example, there is a transformer which equipped the layered product of laminating Perilla frutescens (L.) Britton var. crispa (Thunb.) Decne. with a core about the substrate formed the transformer of the coil type which minded [of the core] winding, minded [the] the insulator for the coil of a primary coil, and wound the coil of a secondary coil, the air core transformer which carried out the laminating of the substrate in which the coil pattern of a primary coil was formed, and the substrate in which the coil pattern of a secondary coil was formed, and the coil pattern of a primary coil, and the substrate formed the coil pattern of a secondary coil.

[0004] The example of an activity of a transformer is shown in drawing 9. This transformer 3 is built into a resonance reset stone forward converter used for switching power supply equipment etc., and can also build the transformer of which kind of structure into the above-mentioned resonance reset stone forward converter among the trans configurations of the above-mentioned two or more kinds. The input circuit which consists of the control circuit 4 where the above-mentioned resonance reset stone forward converter performs switching control of DC power supply 1, a switching device 2, and this switching device 2 to the primary-coil N_1 side of a transformer 3 as shown in this drawing is formed, the output circuit which consists of the output rectifying device 5, the output flywheel component 6, the choke coil 7 for smooth, and a smoothing capacitor 8 is formed in the secondary-coil N_2 side, and the load resistance object 9 is connected to the above-mentioned smoothing capacitor 8 at juxtaposition.

[0005] If switching control of the resonance reset stone forward converter of the above-mentioned configuration is carried out to a control circuit 4 and a switching device 2 turns it on, a current energizes in the path which passes along a primary coil N_1 and a switching device 2 in order from the positive-electrode side of DC power supply 1, and while energy is outputted from C one end of a secondary coil N_2 and charging a smoothing capacitor 8, the direct current voltage V_{C8} by which smoothness was carried out with the smoothing capacitor 8 will be supplied to the load resistance object 9.

[0006] If a switching device 2 turns off, it will energize in the path by which the energy charged by the smoothing capacitor 8 passes along the choke coil 7 for smooth, and the output flywheel component 6 in order, and the electrical potential difference V_{C8} of a smoothing capacitor 8 will be supplied to the load resistance object 9.

[0007] It detects the electrical potential difference V_{C8} of a smoothing capacitor 8, and a

control circuit 4 has the configuration which carries out adjustable control of the "on" period of a switching device 2 so that the output voltage beforehand defined based on this detection value can be supplied to the load resistance object 9, while it turns on a switching device 2 on the switching frequency defined beforehand.

[0008]

[Problem(s) to be Solved by the Invention] By the way, the parasitic capacitance C_p with which the parasitic capacitance between a primary coil N_1 and a secondary coil N_2 was applied to the parasitic capacitance of primary-coil N_1 simple substance at the transformer 3 arises in a primary coil N_1 and juxtaposition. Moreover, parasitic capacitance C_s arises between the drain-sources of a switching device 2, and parasitic capacitance arises also in the output rectifying device 5 and output flywheel component 6 grade. In the circuit of drawing 9, when it charges at the time of OFF of a switching device 2 and a switching device 2 turns on, these parasitic capacitance repeats charge and discharge synchronizing with the on-off action of a switching device 2, and performs it so that the charge energy may be referred to as discharging.

[0009] The energy with which each above-mentioned parasitic capacitance discharged at the time of ON of a switching device 2 is lost, and the short circuit loss P_{sh} shown in a degree type (1) generates it.

[0010]

$P_{sh} = (1/2)C(V_{in})^2, F_{sw} \dots (1)$

[0011] However, the rate (C_p/C) that C shown in a top type (1) expresses the sum total capacity which totaled each parasitic capacitance produced in the circuit of above-mentioned drawing 9, and the parasitic capacitance C_p of the above-mentioned transformer 3 to the sum total parasitic capacitance C occupies is large. Moreover, V_{in} expresses a DC-power-supply electrical potential difference, and F_{sw} is the switching frequency of a switching device 2.

[0012] in recent years, the switching frequency of a switching device 2 has high-frequency-ized from a viewpoint which attains the miniaturization of switching power supply equipment, with high-frequency-izing of the switching frequency of this switching device 2, the above-mentioned short circuit loss P_{sh} is markedly alike, it becomes large, and the problem that the power loss of a circuit will increase dramatically has arisen.

[0013] It is made in order that this invention may solve the above-mentioned technical problem, and the object is in offering the low parasitic capacitance transformer which can aim at reduction of the power loss of the circuit where the parasitic capacitance of a transformer is reduced and this transformer is incorporated.

[0014]

[Means for Solving the Problem] In order to attain the above-mentioned object, this invention is taken as a means to have the following configurations and to solve said technical problem. It consists of a thing the bottom. namely, the 1st invention -- a primary coil and a secondary coil -- having -- each [these] coil -- a coil -- the coil layer in which 1 or more ***'s of conductors were formed -- plurality -- an owner -- It is the transformer by which two or more laminatings formation is carried out at the order which each coil layer of a primary coil and a secondary coil defined beforehand on both sides of the insulator between each coil layer. It is considering as a means to solve said technical problem with the configuration to which the low parasitic capacitance technique beforehand set to the opposite field of the coil layer of a primary coil with the largest

time electric-flux-density fluctuation and the coil layer of a secondary coil is given.

[0015] The low parasitic capacitance technique in which the 2nd invention constitutes the 1st above-mentioned invention is made into a means by which time electric-flux-density fluctuation solves said technical problem with the configuration which makes thickness of the insulator between the coil layer of the largest primary coil, and the coil layer of a secondary coil thicker than the thickness of the insulator between the other coil layers.

[0016] The low parasitic capacitance technique in which the 3rd invention constitutes the 1st above-mentioned invention is made into a means by which time electric-flux-density fluctuation solves said technical problem with the configuration which forms the insulator between the coil layer of the largest primary coil, and the coil layer of a secondary coil by the insulating material of a dielectric constant smaller than the dielectric constant of the insulator between the other coil layers.

[0017] the coil of the primary coil with which the low parasitic-capacitance technique in which of the 4th invention constitutes the 1st above-mentioned invention has time electric-flux-density fluctuation in the opposite field of the coil layer of the largest primary coil, and the coil layer of a secondary coil -- the coil of a conductor and a secondary coil -- the direction which makes the opposed face product of a conductor small -- the coil of each coil -- it is considering as a means solve said technical problem with the configuration which shifts the conductor of each other and forms it.

[0018] 5th invention is taken as a means to solve said technical problem with the configuration which gives the compound low parasitic capacitance technique which combined the two or more low parasitic capacitance technique among the above 2nd, the 3rd, and the low parasitic capacitance technique given to the 4th invention to the opposite field of the coil layer of a primary coil with the largest time electric-flux-density fluctuation, and the coil layer of a secondary coil.

[0019] In invention of the above-mentioned configuration, time electric-flux-density fluctuation makes thickness of the insulator between the coil layer of the largest primary coil, and the coil layer of a secondary coil thicker than the thickness of the insulator between the other coil layers, and a low parasitic capacitance transformer is formed.

[0020] Like the above, when time electric-flux-density fluctuation makes thickness of the insulator between the coil layer of the largest primary coil, and the coil layer of a secondary coil thicker than the thickness of the insulator between the other coil layers, spacing of the coil layer of a primary coil with the largest time electric-flux-density fluctuation and the coil layer of a secondary coil becomes large, and the parasitic capacitance between these coil layers is controlled. From this, the parasitic capacitance between a primary coil and a secondary coil decreases, and the synthetic parasitic capacitance of a transformer decreases.

[0021] By including in a resonance reset stone forward converter which showed this low parasitic capacitance transformer to for example, the conventional example, it originates in reduction of the parasitic capacitance of the above-mentioned low parasitic capacitance transformer, and it is possible to reduce the short circuit loss at the time of ON of a switching device, and reduction of the power loss of a resonance reset stone forward converter can be aimed at.

[0022]

[Embodiment of the Invention] Below, the example of an operation gestalt of this invention is explained based on a drawing.

[0023] The cross-section structure of the low parasitic capacitance transformer of the 1st example of an operation gestalt is shown in drawing 1 in the condition of having been included in a resonance reset stone forward converter. In addition, the configuration of resonance reset stone forward converters other than low parasitic capacitance transformer 3 is the same as the configuration of said drawing 9, the same sign is given to the same component as the circuitry of drawing 9, and the duplication explanation is omitted.

[0024] The transformer 3 shown in drawing 1 has a primary coil N1, a secondary coil N2, a core 10, and insulators 11, 12, and 13, and is constituted. The coil 14 which is a conductor is wound and the 1st coil layer is formed. it is shown in this drawing -- as -- a core 10 -- a coil -- The insulator 12 between 2 -three layers which the insulator 11 between 1-two-layer which is an insulator is formed on the coil layer, a coil 14 is wound further, and the 2nd coil layer is formed on the insulator 11 between 1-two-layer, and is an insulator on it further, Laminating formation of the 3rd coil layer around which the coil 14 was wound, the insulator 13 between 3 -four layers which is an insulator, and the 4th coil layer around which the coil 14 was wound is carried out like the above at order.

[0025] The end section b of the coil 14 of the coil layer of the above 2nd and the end section c of the coil 14 of the 4th coil layer are connected. The primary coil N1 is formed with the series-connection object of these [2nd] and the 4th coil layer. The other end a of the coil 14 of the coil layer of the above 2nd is connected to A edge shown in drawing 1 , that is, it connects with the positive-electrode side of DC power supply 1, and the other end d of the coil 14 of the 4th coil layer is connected to B edge shown in drawing 1 , that is, it connects with the drain side of a switching device 2.

[0026] The end section e of the coil 14 of the coil layer of the above 1st and the end section g of the coil 14 of the 3rd coil layer are connected. Moreover, the other end f of the coil 14 of the 1st coil layer and the other end h of the coil 14 of the 3rd coil layer are connected. The secondary coil N2 is formed with the parallel connection object of these [1st] and the 3rd coil layer. It connects with C edge (cathode side of the output flywheel component 6) which the connection of the coil edge e of the coil layer of the above 1st and the coil edge g of the 3rd coil layer shows to drawing 1 . It connects with D edge (cathode side of the output rectifying device 5) which the connection of the coil edge f of said 1st coil layer and the coil edge h of the 3rd coil layer shows to drawing 1 .

[0027] this example of an operation gestalt -- the 1-, since the ten winding coil is coiled around each 4th coil layer at a time, respectively, the 2nd and 4th coil layer is connected to a serial and the primary coil N1 is constituted Since the number of turns of a primary coil N1 serve as 20 winding (20T), the 1st and 3rd coil layer is connected to juxtaposition on the other hand and the secondary coil N2 is constituted, the number of turns of a secondary coil N2 are set to 10T, and the turn ratio of a primary coil N1 and a secondary coil N2 has become 2:1.

[0028] In this example of an operation gestalt, it is formed so that the coil layer of the primary coil N1 of the direction with many number of turns may turn into an outermost layer of drum, and the coil layer of that outermost layer of drum winds, and the end edge d is connected to the drain side of a switching device 2.

[0029] By the way, although it does not change even if a switching device 2 carries out the on-off action of the electrical potential difference by the side of A edge of a primary coil N1 as shown in (b) of drawing 2 As it goes to B edge side from A edge side of a primary coil N1, and shown in (c) of drawing 2 , and (d) at the time of OFF of a

switching device 2 It is begun to change an electrical potential difference, and the range of fluctuation (range of fluctuation to the electrical potential difference at the time of ON of a switching device 2) becomes large as it goes to B edge side from A edge side of a primary coil N1.

[0030] Moreover, although it does not change even if a switching device 2 carries out the on-off action of the electrical potential difference by the side of C edge as the secondary-coil N2 side of another side is also shown in (e) of drawing 2 As it goes to D edge side from C edge side of a secondary coil N2 and is shown in (f) of drawing 2 at the time of OFF of a switching device 2, it is begun to change an electrical potential difference, and the range of fluctuation becomes large as it goes to D edge side from C edge side of a secondary coil N2.

[0031] up Norikazu -- with degree coil N1, since the turn ratio of a primary coil N1 and a secondary coil N2 is 2:1, the voltage variation width of face by the side of B edge where voltage variation is the largest becomes twice the voltage variation width of face by the side of D edge where voltage variation is the largest with a secondary coil N2.

[0032] As mentioned above, if the electrical potential difference energized to the coil coil 14 is changed, the consistency of the electric flux which originated in the voltage variation and has been generated from the coil 14 is changed, and the amount of fluctuation of the time electric flux density will become large as the time amount of fluctuation of the electrical potential difference currently energized to the coil 14 becomes large. In this to this example of an operation gestalt, the time electric-flux-density fluctuation among B edge sides of the primary coil N1 with the largest voltage variation width of face at the time of OFF of a switching device 2 becomes large.

[0033] That is, in this transformer 3, the insulator between the coil layer of the primary coil N1 with the largest time electric-flux-density fluctuation and the coil layer of a secondary coil N2 turns into an insulator 13 for three to four layers.

[0034] In this example of an operation gestalt, the low parasitic capacitance technique as shown in the above-mentioned insulator 13 between three to four layers below was given. The low parasitic capacitance technique is having made thickness of an insulator 13 thicker than the thickness of other insulators 11 and 12 for three to four layers.

[0035] Thus, by thickening thickness of an insulator 13 for 3 -four layers, spacing of the 3rd coil layer (secondary coil N2) and the 4th coil layer (primary coil N1) becomes large, and the parasitic capacitance between the 3rd and 4th coil layer decreases by this. That is, the parasitic capacitance produced between a primary coil N1 and a secondary coil N2 decreases, and the synthetic parasitic capacitance C_p of a transformer 3 can be reduced. It is possible to originate in reduction of the parasitic capacitance C_p of the above-mentioned transformer 3, and to reduce the short circuit loss P_{sh} at the time of ON of the switching device 2 of a resonance reset stone forward converter from this, by including in a resonance reset stone forward converter which shows the low capacity transformer of this example of an operation gestalt to drawing 1.

[0036] According to this example of an operation gestalt, for [where time electric-flux-density fluctuation is largest] 3 -four layers, since thickness of an insulator 13 was made thicker than the thickness of the other insulators 11 and 12, spacing of the 4th coil layer of a primary coil N1 and the 3rd coil layer of a secondary coil N2 can make small parasitic capacitance between breadth, and the above 3rd and the 4th coil layer, and can make parasitic capacitance C_p of a transformer 3 small. It becomes possible for the

energy by which discharge loss is carried out at the time of ON of a switching device 2 to decrease from this by resonance reset stone forward converter shown in drawing 1 by using the low parasitic capacitance transformer 3 of this example of an operation gestalt, namely, to reduce the short circuit loss P_{sh} at the time of ON of a switching device 2, and the power loss of a circuit can be reduced.

[0037] Moreover, in this example of an operation gestalt, since only thickness of an insulator 13 is thickened for 3 -four layers, enlargement of a transformer 3 can be prevented rather than the case where thickness of all the insulators 11, 12, and 13 is thickened. Furthermore, although the problem that whenever [electromagnetic-coupling / of a primary coil N1 and a secondary coil N2] falls will arise if thickness of all the insulators 11, 12, and 13 is thickened like the above Like this example of an operation gestalt, when time electric-flux-density fluctuation thickens only thickness of the insulator between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2 (insulator 13 between 3 -four layers) It is possible to avoid lowering of whenever [electromagnetic-coupling / of a primary coil N1 and a secondary coil N2] compared with the case where thickness of all the insulators 11, 12, and 13 is thickened.

[0038] Furthermore, since only thickness of an insulator 13 is thickened for 3 -four layers in this example of an operation gestalt, the increments in the insulating material which forms an insulator are few, and it is possible to offer the low parasitic capacitance transformer 3 in which there is no steep increment in ingredient cost, and the above outstanding effectiveness is shown by low cost.

[0039] Below, the 2nd example of an operation gestalt is explained. The cross-section structure of the low parasitic capacitance transformer of the 2nd example of an operation gestalt is shown in drawing 3 . this transformer 3 -- a coil -- the 1- by which winding formation of the coil pattern which is a conductor was carried out at the plane -- on both sides of insulators 11, 12, and 13, laminating formation of the 4th coil layer is carried out between each coil layer.

[0040] In this example of an operation gestalt, the coil pattern 15 of 1 winding in the 1st coil layer is formed, the coil pattern 15 of 5 winding in the 2nd coil layer is formed, the coil pattern of 2 winding is formed in the 3rd coil layer, and the coil pattern 15 of 4 winding in the 4th coil layer is formed.

[0041] The end section (main side edge section) of the coil pattern 15 of the coil layer of the above 1st and the end section (main side edge section) of the coil pattern 15 of the 3rd coil layer are connected, and the secondary coil N2 is constituted by these [1st] and the 3rd coil layer. Moreover, the end section (main side edge section) of the coil pattern 15 of the 2nd coil layer and the end section (main side edge section) of the coil pattern 15 of the 4th coil layer are connected, the primary coil N1 is constituted by these [2nd] and the 4th coil layer, the number of turns of a primary coil N1 are 9T, the number of turns of a secondary coil N2 are 3T, and the turn ratio of a primary coil N1 and a secondary coil N2 is 3:1.

[0042] The edge side edge section of the coil pattern of the coil layer of the above 1st is connected to C edge shown in drawing 1 . The edge side edge section of the coil pattern of the 2nd coil layer is connected to A edge shown in drawing 1 . It is incorporable into a resonance reset stone forward converter which shows the transformer of drawing 3 to drawing 1 by connecting with D edge which shows the edge side edge section of the coil pattern of the 3rd coil layer to drawing 1 , and connecting the edge side edge section of

the coil pattern of the 4th coil layer to B edge shown in drawing 1 .

[0043] In this example of an operation gestalt, like the above, number of turns have more primary coils N1 than a secondary coil N2, it is formed so that the coil layer of the primary coil N1 of the direction with many number of turns may turn into the maximum upper layer, and it has composition which the edge side edge section of the coil layer of the primary coil N1 which became that maximum upper layer connects to the drain side of the switching device 2 of drawing 1 .

[0044] Moreover, the range of fluctuation of an electrical potential difference becomes large as said 1st example of an operation gestalt described and it goes to B edge side from A edge side of a primary coil N1. moreover, since the range of fluctuation of an electrical potential difference becomes large and electric flux density is changed according to voltage variation as it goes to D edge side from C edge side of a secondary coil N2, by the transformer of drawing 3 The insulator between the coil layer of the primary coil N1 with the largest time electric-flux-density fluctuation and the coil layer of a secondary coil N2 turns into an insulator 13 for three to four layers, and the low parasitic capacitance technique as shown in an insulator 13 below for 3 -four layers is given in this example of an operation gestalt.

[0045] The above-mentioned low parasitic capacitance technique is having made thickness of an insulator 13 thicker than the thickness of other insulators 11 and 12 for three to four layers. Thus, by thickening thickness of an insulator 13 for 3 -four layers, spacing between the 3rd and 4th coil layer becomes large, and the parasitic capacitance between the 3rd and 4th coil layer becomes small. That is, it is possible for the parasitic capacitance between a primary coil N1 and a secondary coil N2 to become small, and to reduce the parasitic capacitance C_p of a transformer 3.

[0046] According to this example of an operation gestalt, since thickness of an insulator 13 was made thicker than the thickness of other insulators 11 and 12 for 3 -four layers, the parasitic capacitance C_p of a transformer 3 can be reduced like said 1st example of an operation gestalt. It is possible to be able to reduce the short circuit loss P_{sh} produced at the time of ON of a switching device 2, and to reduce the power losses of a circuit from this, as by including in the circuit which shows the low parasitic capacitance transformer 3 of this example of an operation gestalt to drawing 1 described to said 1st example of an operation gestalt.

[0047] Moreover, since only thickness of an insulator 13 is thickened for 3 -four layers, enlargement of a transformer 3 can be prevented rather than the case where thickness of all the insulators 11, 12, and 13 is thickened. Furthermore, since only thickness of an insulator 13 is thickened for 3 -four layers like the above, it is more possible than the case where thickness of all the insulators 11, 12, and 13 is thickened to avoid lowering of whenever [electromagnetic-coupling / of a primary coil N1 and a secondary coil N2].

[0048] Below, the 3rd example of an operation gestalt is explained. The cross-section structure of the low parasitic capacitance transformer of the 3rd example of an operation gestalt is shown in drawing 4 . the 1- by which, as for this transformer 3, winding formation of the coil pattern 15 is carried out at the plane -- on both sides of an insulator 16, laminating formation of the 8th coil layer is carried out between each coil layer, and that layered product is equipped with a core 10.

[0049] this example of an operation gestalt -- the 1- the coil pattern 15 of 1 winding, 1 winding, 2 winding, 2 winding, 1 winding, 1 winding, 2 winding, and 2 winding is

formed in each 8th coil layer sequentially from the drawing 4 bottom, respectively. The main side edge sections of the coil pattern 15 of each 2nd coil layer are connected with the above 1st. Moreover, the edge side edge sections of the coil pattern 15 of each 2nd coil layer are connected with the 1st, similarly, the main side edge sections of the coil pattern 15 of each 6th coil layer are connected with the 5th, and the edge side edge sections of the coil pattern 15 of each 6th coil layer are connected with the 5th.

[0050] Furthermore, the core side connection of the coil pattern 15 of the 6th coil layer is connected with the above 1st, the core side connection of the coil pattern 15 of the 2nd coil layer, and the 5th, a secondary coil N2 is constituted by the above 1st, 2nd, 5th, and 6th coil layer, and the number of turns of this secondary coil N2 are 2T.

[0051] Moreover, the main side edge sections of the coil pattern 15 of each 4th coil layer are connected with the 3rd, similarly, the main side edge sections of the coil pattern 15 of each 8th coil layer are connected with the 7th, and the edge side edge section of the coil pattern 15 of the 4th coil layer and the edge side edge section of the coil pattern 15 of the 7th coil layer are connected. A primary coil N1 is constituted by the above 3rd, 4th, 7th, and 8th coil layer, and the number of turns of a primary coil N1 are 8T.

[0052] It connects with C edge which the edge side connection of the coil pattern 15 of the above 1st and the 2nd coil layer (secondary coil N2) shows to drawing 1. The edge side edge section of the coil pattern 15 of the 3rd coil layer (primary coil N1) is connected to A edge shown in drawing 1. It connects with D edge which the edge side connection of the coil pattern 15 of the 5th and 6th coil layer (secondary coil N2) shows to drawing 1. The edge side edge section of the coil pattern 15 of the 8th coil layer (primary coil N1) is connected to B edge shown in drawing 1, and the transformer 3 of drawing 4 is built into a resonance reset stone forward converter of drawing 1.

[0053] Like the above, in this example of an operation gestalt, the 8th coil layer of the primary coil N1 with which the number of turns of a primary coil N1 were constituted so that and the coil layer of the primary coil N1 of the direction with many number of turns might turn into the maximum upper layer than the number of turns of a secondary coil N2, and they became that maximum upper layer winds, and an end edge is connected to the drain side of the switching device 2 of drawing 1.

[0054] Moreover, the range of fluctuation of an electrical potential difference becomes large as said 1st example of an operation gestalt described and it goes to B edge side from A edge side of a primary coil N1. moreover, since the range of fluctuation of an electrical potential difference becomes large and electric flux density is changed according to voltage variation width of face as it goes to D edge side from C edge side of a secondary coil N2, in this example of an operation gestalt The insulator between the coil layer of the primary coil N1 with the largest time electric-flux-density fluctuation and the coil layer of a secondary coil N2 is an insulator between the 6th and 7th coil layer. In this example of an operation gestalt, the low parasitic capacitance technique same to the insulator 16 between the above 6th and the 7th coil layer as said each example of an operation gestalt was given.

[0055] That is, the thickness of the insulator 16 between the 6th and 7th coil layer was formed more thickly than the thickness of the insulator 16 between other coil layers. Thus, by thickening thickness of the insulator 16 between the 6th and 7th coil layer, spacing between the 6th and 7th coil layer becomes large, and the parasitic capacitance between the 6th and 7th coil layer can be reduced. It is possible to be able to reduce the

parasitic capacitance between a primary coil N1 and a secondary coil N2, and to reduce the parasitic capacitance Cp of a transformer 3 by this.

[0056] According to this example of an operation gestalt, since time electric-flux-density fluctuation made thickness of the insulator 16 between the 7th coil layer of the largest primary coil N1, and the 6th coil layer of a secondary coil N2 thicker than the thickness between the other coil layers, like said each example of an operation gestalt, the parasitic capacitance between a primary coil N1 and a secondary coil N2 can be reduced, and the parasitic capacitance Cp of a transformer 3 can be reduced. When it includes in the circuit which shows the low parasitic capacitance transformer 3 of this example of an operation gestalt to drawing 1 from this, the short circuit loss Psh produced at the time of ON of a switching device 2 can be reduced, and the power losses of a circuit can be reduced.

[0057] Moreover, since only thickness of the insulator 16 between the 6th and 7th coil layer was thickened, it is possible to be able to prevent enlargement of a transformer 3 and to prevent lowering of whenever [between a primary coil N1 and a secondary coil N2 / electromagnetic-coupling] compared with the case where thickness of the insulator 16 between all coil layers is thickened.

[0058] Below, the 4th example of an operation gestalt is explained. The characteristic thing which this example of an operation gestalt differs from said each example of an operation gestalt Fluctuation of time electric flux density does not form more thickly than the thickness of other insulators the insulator between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2. Fluctuation of time electric flux density is having made it the configuration which gives the low parasitic capacitance technique which forms the insulator between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2 by the insulating material of a dielectric constant smaller than the dielectric constant of other insulators. The other configuration is the same as that of said each example of an operation gestalt, and the duplication explanation is omitted.

[0059] According to this example of an operation gestalt, since time electric-flux-density fluctuation formed the insulator between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2 by the insulating material of a dielectric constant smaller than the dielectric constant of the insulator between the other coil layers, that time electric-flux-density fluctuation can make small parasitic capacitance between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2. From this, the parasitic capacitance between a primary coil N1 and a secondary coil N2 decreases, and the parasitic capacitance Cp of a transformer 3 can be reduced.

[0060] Therefore, it is possible for the energy by which discharge loss is carried out at the time of ON of a switching device 2 to decrease, and to reduce the short circuit loss Psh at the time of ON of a switching device 2 by including in the circuit which shows the low parasitic capacitance transformer of this example of an operation gestalt to drawing 1 like said each example of an operation gestalt.

[0061] Below, the 5th example of an operation gestalt is explained. the coil of the primary coil N1 with which that it is characteristic in this example of an operation gestalt has fluctuation of time electric flux density in the opposite field between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2 -- the coil of a conductor and a secondary coil N2 -- the opposed face product of a conductor in the direction made small it is shown in the coil patterns 15a and 15b of drawing 5 -- as --

each coil of a primary coil N1 and a secondary coil N2 -- it is having made it the configuration which gives the low parasitic capacitance technique which shifts the conductor of each other and forms it. The other configuration is the same as that of said each example of an operation gestalt, and the duplication explanation is omitted.

[0062] According to this example of an operation gestalt the coil of the primary coil N1 which has time electric-flux-density fluctuation in the opposite field between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2 -- the coil of a conductor and a secondary coil N2 -- the direction which makes the opposed face product of a conductor small -- the coil of each coil, since the conductor was made the configuration shifted mutually the coil of a primary coil N1 and a secondary coil N2 -- the coil which the opposed face product of a conductor decreased and shifted the formation location -- a conductor -- the parasitic capacitance of a between can be reduced and the parasitic capacitance between a primary coil N1 and a secondary coil N2 can be reduced from this.

[0063] It is possible by being able to reduce the parasitic capacitance C_p of a transformer 3 and building the low parasitic capacitance transformer 3 of this example of an operation gestalt into the circuit of drawing 1 like said each example of an operation gestalt, from the above-mentioned thing, to reduce the short circuit loss P_{sh} at the time of ON of a switching device 2.

[0064] In addition, this invention is not limited to each above-mentioned example of an operation gestalt, and can take various gestalten. For example, in each above-mentioned example of an operation gestalt, although there were more number of turns of a primary coil N1 than the number of turns of a secondary coil N2, of course, this invention is applicable also to a transformer with more number of turns of a secondary coil N2 than the number of turns of a primary coil N1.

[0065] Moreover, although each above-mentioned example of an operation gestalt showed the example incorporating a transformer 3 to a resonance reset stone forward converter of the anode common connection type to which the anodes of the output rectifying device 5 shown in drawing 1 and the output flywheel component 6 are connected, as shown in drawing 6, you may also include in a resonance reset stone forward converter of the cathode common connection type to which the cathodes of the output rectifying device 5 and the output flywheel component 6 are connected. Also in this case, the short circuit loss P_{sh} at the time of ON of a switching device 2 is reducible by incorporating a transformer 3 like said each example of an operation gestalt.

Furthermore, you may include in a flyback converter as shown in drawing 7 or drawing 8 as well as the above, and the outstanding effectiveness can be done so.

[0066] Furthermore, the low parasitic capacitance technique which combined the two or more low parasitic capacitance technique shown in each above-mentioned example of an operation gestalt may be given to the opposite field of the coil layer of the primary coil N1 with the largest time electric-flux-density fluctuation, and the coil layer of a secondary coil N2.

[0067] For example, while time electric-flux-density fluctuation makes thickness of the insulator between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2 thicker than the thickness of the other insulator, you may make it the time electric-flux-density fluctuation form the insulator between the coil layer of the largest primary coil N1, and the coil layer of a secondary coil N2 by the insulating

material of a dielectric constant smaller than the dielectric constant of the other insulator. Thus, reduction of the parasitic capacitance between a primary coil N1 and a secondary coil N2 can be further aimed at by combining two or more low parasitic capacitance technique.

[0068]

[Effect of the Invention] Since time electric-flux-density fluctuation made it the configuration which gives the low parasitic capacitance technique beforehand set to the opposite field of the coil layer of the largest primary coil, and the coil layer of a secondary coil according to this invention, the parasitic capacitance between the coil layer of the primary coil with which the above-mentioned low parasitic capacitance technique was given, and the coil layer of a secondary coil can decrease, and the parasitic capacitance between a primary coil and a secondary coil can be reduced. The energy by which discharge loss is carried out by originating in the switching operation of a switching device from this by reducing the synthetic parasitic capacitance of a transformer and building this transformer into circuits, such as switching power supply equipment, can be reduced, and reduction of the power loss of a circuit can be aimed at.

[0069] If the configuration which gives the low parasitic capacitance technique which makes thickness of the insulator between the coil layer of the largest primary coil and the coil layer of a secondary coil thicker than the thickness of the insulator between the other coil layers has time electric-flux-density fluctuation, spacing of the coil layer of a primary coil with the largest time electric-flux-density fluctuation and the coil layer of a secondary coil can reduce the parasitic capacitance between the coil layers of breadth, its primary coil, and a secondary coil. From this, the synthetic parasitic capacitance of a transformer is reducible to said this appearance.

[0070] Moreover, since the time electric-flux-density fluctuation like the above thickens only thickness of the insulator between the coil layer of the largest primary coil, and the coil layer of a secondary coil, compared with the case where thickness between all coil layers is thickened, lowering of whenever [electromagnetic-coupling / of a primary coil and a secondary coil], enlargement of a transformer, and lifting of cost are avoidable.

[0071] If the configuration which gives the low parasitic capacitance technique which forms the insulator between the coil layer of the largest primary coil and the coil layer of a secondary coil by the insulating material of a dielectric constant smaller than the dielectric constant of the insulator between the other coil layers has time electric-flux-density fluctuation. Since the dielectric constant of the insulator between the coil layers of the primary coil with which the low parasitic capacitance technique was given, and a secondary coil is smaller than the dielectric constant of the insulator between other coil layers, the parasitic capacitance between the coil layers of a primary coil and a secondary coil can decrease, and the synthetic parasitic capacitance of a transformer can be reduced. Although the insulating material with a smaller dielectric constant is expensive, since a dielectric constant is more small and only the ingredient of the insulator between the coil layer of a primary coil with the largest time electric-flux-density fluctuation like the above and the coil layer of a secondary coil is formed, it is possible to suppress the increase in cost of a transformer.

[0072] the coil of the primary coil which has time electric-flux-density fluctuation in the opposite field of the coil layer of the largest primary coil, and the coil layer of a secondary coil -- the coil of a conductor and a secondary coil -- the direction which

makes the opposed face product of a conductor small -- the coil of each coil -- if it is in the configuration which gives the low parasitic-capacitance technique which shifts the conductor of each other and forms it -- the coil of a primary coil -- the coil of a conductor and a secondary coil -- the opposed face product of a conductor can decrease and the parasitic capacitance between a primary coil and a secondary coil can reduce. From this, the synthetic parasitic capacitance of a transformer is reducible to said this appearance. [0073] If it is in the configuration which gives the compound low parasitic capacitance technique which combined the two or more low parasitic capacitance technique among the above-mentioned low parasitic capacitance technique to the opposite field of the coil layer of a primary coil with the largest time electric-flux-density fluctuation, and the coil layer of a secondary coil, it is possible to reduce further the parasitic capacitance between the coil layer of a primary coil with the largest time electric-flux-density fluctuation and the coil layer of a secondary coil, and the cutback of the parasitic capacitance of much more transformer can be aimed at.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-106855

(43)公開日 平成10年(1998)4月24日

(51)Int.Cl.⁶
H 01 F 27/34
27/32
H 02 M 3/28

識別記号

F I
H 01 F 27/34
27/32
H 02 M 3/28

Z
Y

審査請求 未請求 請求項の数 5 FD (全 9 頁)

(21)出願番号 特願平8-280305

(22)出願日 平成8年(1996)10月1日

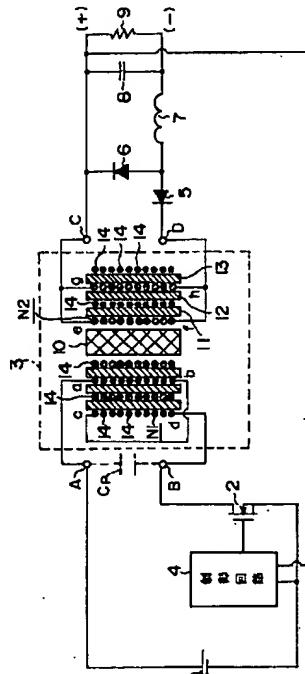
(71)出願人 000006231
株式会社村田製作所
京都府長岡京市天神二丁目26番10号
(72)発明者 松本 匠彦
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 松本 義寛
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(74)代理人 弁理士 五十嵐 清

(54)【発明の名称】 低寄生容量トランス

(57)【要約】

【課題】 一次コイルと二次コイルの間の寄生容量を低減することが可能な低寄生容量トランスを提供する。

【解決手段】 コア10に巻線14を巻回して第1のコイル層を形成し、その上に絶縁体11を設け、その上に巻線14を巻回して第2のコイル層を形成し、さらにその上に絶縁体12と第3のコイル層と絶縁体13と第4のコイル層を順に積層形成してトランス3を形成する。第2と第4のコイル層により一次コイルN1を構成し、第1と第3のコイル層により二次コイルN2を構成する。時間的な電束密度変動が最も大きい一次コイルN1の第4のコイル層と二次コイルN2の第3のコイル層間の絶縁体13をそれ以外のコイル層間の絶縁体の厚みよりも厚くする。第3と第4のコイル層間の間隔が広くなり、一次コイルN1と二次コイルN2間の寄生容量が低減する。



【特許請求の範囲】

【請求項1】 一次コイルと二次コイルを有し、それら各コイルはコイル導体が1巻回以上形成されたコイル層を複数有したものから成り、各コイル層の間に絶縁体を挟んで一次コイルと二次コイルの各コイル層が予め定めた順に複数積層形成されているトランスであって、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域に予め定めた低寄生容量手法が施されている構成としたことを特徴とする低寄生容量トランス。

【請求項2】 低寄生容量手法は時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層との間の絶縁体の厚みをそれ以外のコイル層間の絶縁体の厚みよりも厚くする構成としたことを特徴とする請求項1記載の低寄生容量トランス。

【請求項3】 低寄生容量手法は、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層との間の絶縁体を、それ以外のコイル層間の絶縁体の誘電率よりも小さい誘電率の絶縁材料により形成する構成としたことを特徴とする請求項1記載の低寄生容量トランス。

【請求項4】 低寄生容量手法は時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域にある一次コイルのコイル導体と二次コイルのコイル導体の対向面積を小さくする方向に各コイルのコイル導体を互いにずらして形成する構成としたことを特徴とする請求項1記載の低寄生容量トランス。

【請求項5】 請求項2と請求項3と請求項4記載の低寄生容量トランスに施されている低寄生容量手法のうち、2個以上の低寄生容量手法を組み合わせた複合低寄生容量手法を時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域に施す構成としたことを特徴とする請求項1記載の低寄生容量トランス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はスイッチング電源装置等の装置に組み込まれる低寄生容量トランスに関するものである。

【0002】

【従来の技術】トランスは一次コイルと二次コイルをして構成され、一次コイルに印加した電圧に一次コイルの巻数N1に対する二次コイルの巻数N2の巻数比（N2/N1）を乗算した電圧を二次コイルから出力するものである。このようなトランスには構造が異なる様々な種類のトランスがある。

【0003】例えば、コアの周りに一次コイルの巻線を巻回し、その上側に絶縁体を介して二次コイルの巻線を巻回した巻線タイプのトランスや、一次コイルのコイルパターンを形成した基板と二次コイルのコイルパターン

を形成した基板を積層した空芯トランスや、一次コイルのコイルパターンを形成した基板と二次コイルのコイルパターンを形成した基板を積層しその積層体にコアを装着したトランス等がある。

【0004】図9にはトランスの使用例が示されている。このトランス3はスイッチング電源装置等に用いられる共振リセット一石フォワードコンバータに組み込まれたものであり、上記共振リセット一石フォワードコンバータには上記複数種のトランス構造のうち、どの種の構造のトランスも組み込むことができる。上記共振リセット一石フォワードコンバータは、同図に示すように、トランス3の一次コイルN1側に、直流電源1とスイッチ素子2と該スイッチ素子2のスイッチング制御を行う制御回路4から成る入力回路が形成され、二次コイルN2側には出力整流素子5と出力フライホイール素子6と平滑用チョークコイル7と平滑コンデンサ8から成る出力回路が形成されており、上記平滑コンデンサ8に負荷抵抗体9が並列に接続される。

【0005】上記構成の共振リセット一石フォワードコンバータは、制御回路4にスイッチング制御されてスイッチ素子2がオンすると、直流電源1の正極側から一次コイルN1とスイッチ素子2を順に通る経路で電流が通電し、二次コイルN2のC端側からエネルギーが出力されて平滑コンデンサ8を充電すると共に、平滑コンデンサ8で平滑された直流電圧Vc8が負荷抵抗体9に供給される。

【0006】スイッチ素子2がオフすると、平滑コンデンサ8に充電されたエネルギーが平滑用チョークコイル7と出力フライホイール素子6を順に通る経路で通電し、平滑コンデンサ8の電圧Vc8が負荷抵抗体9に供給される。

【0007】制御回路4は、予め定められたスイッチング周波数でスイッチ素子2をオンすると共に、平滑コンデンサ8の電圧Vc8を検出し、この検出値に基づき予め定めた出力電圧を負荷抵抗体9に供給することができるよう、スイッチ素子2のオン期間を可変制御する構成を有している。

【0008】

【発明が解決しようとする課題】ところで、トランス3には、一次コイルN1単体の寄生容量に一次コイルN1と二次コイルN2の間の寄生容量が加えられた寄生容量Cpが一次コイルN1と並列に生じる。また、スイッチ素子2のドレイン-ソース間に寄生容量Csが生じ、出力整流素子5と出力フライホイール素子6等にも寄生容量が生じる。図9の回路では、それら寄生容量は、スイッチ素子2のオフ時に充電され、スイッチ素子2がオンしたときにその充電エネルギーを放電するという如く、スイッチ素子2のオン・オフ動作に同期して充放電を繰り返して行う。

【0009】上記各寄生容量がスイッチ素子2のオン時

に放電したエネルギーは損失され、次式(1)に示す短絡損失 P_{sh} が発生する。

$$P_{sh} = (1/2) \cdot C \cdot (V_{in})^2$$

【0011】ただし、上式(1)に示すCは上記図9の回路に生じる各寄生容量を合計した合計容量を表し、その合計寄生容量Cに対する上記トランス3の寄生容量Cpの占める割合(Cp/C)は大きいものである。また、 V_{in} は直流電源電圧を表し、 F_{sw} はスイッチ素子2のスイッチング周波数である。

【0012】近年では、スイッチング電源装置の小型化を図る観点から、スイッチ素子2のスイッチング周波数が高周波化してきており、このスイッチ素子2のスイッチング周波数の高周波化に伴って上記短絡損失 P_{sh} が格段に大きくなり、回路の電力損失が非常に多くなってしまうという問題が生じてきた。

【0013】本発明は上記課題を解決するためになされたものであり、その目的は、トランスの寄生容量を低減して該トランスが組み込まれる回路の電力損失の低減を図ることができる低寄生容量トランスを提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成するためには、この発明は次のような構成をもって前記課題を解決する手段としている。すなわち、第1の発明は、一次コイルと二次コイルを有し、それら各コイルはコイル導体が1巻回以上形成されたコイル層を複数有したものから成り、各コイル層の間に絶縁体を挟んで一次コイルと二次コイルの各コイル層が予め定めた順に複数積層形成されているトランスであって、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域に予め定めた低寄生容量手法が施されている構成をもって前記課題を解決する手段としている。

【0015】第2の発明は、上記第1の発明を構成する低寄生容量手法は時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層との間の絶縁体の厚みをそれ以外のコイル層間の絶縁体の厚みよりも厚くする構成をもって前記課題を解決する手段としている。

【0016】第3の発明は、上記第1の発明を構成する低寄生容量手法は、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層との間の絶縁体を、それ以外のコイル層間の絶縁体の誘電率よりも小さい誘電率の絶縁材料により形成する構成をもって前記課題を解決する手段としている。

【0017】第4の発明は、上記第1の発明を構成する低寄生容量手法は時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域にある一次コイルのコイル導体と二次コイルのコイル導体の対向面積を小さくする方向に各コイルのコイル導体を互いにずらして形成する構成をもって前記課題を解決

*【0010】

$$\cdot F_{sw} \dots \dots \dots (1)$$

※する手段としている。

【0018】第5の発明は、上記第2と第3と第4の発明に施されている低寄生容量手法のうち、2個以上の低寄生容量手法を組み合わせた複合低寄生容量手法を時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域に施す構成をもって前記課題を解決する手段としている。

【0019】上記構成の発明において、例えば、低寄生容量トランスは、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層との間の絶縁体の厚みをそれ以外のコイル層間の絶縁体の厚みよりも厚くして形成される。

【0020】上記の如く、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層との間の絶縁体の厚みをそれ以外のコイル層間の絶縁体の厚みよりも厚くすることにより、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の間隔が広くなり、それらコイル層間の寄生容量が抑制される。このことから、一次コイルと二次コイル間の寄生容量が低減してトランスの総合的な寄生容量が減少する。

【0021】この低寄生容量トランスを、例えば、従来例に示した共振リセット一石フォワードコンバータに組み込むことにより、上記低寄生容量トランスの寄生容量の低減に起因して、スイッチ素子のオン時の短絡損失を削減することが可能であり、共振リセット一石フォワードコンバータの電力損失の低減が図れる。

【0022】

【発明の実施の形態】以下に、この発明の実施形態例を図面に基づき説明する。

【0023】図1には第1の実施形態例の低寄生容量トランスの断面構造が共振リセット一石フォワードコンバータに組み込まれた状態で示されている。なお、低寄生容量トランス3以外の共振リセット一石フォワードコンバータの構成は前記図9の構成と同様であり、図9の回路構成と同一構成部分には同一符号を付しその重複説明は省略する。

【0024】図1に示されるトランス3は、一次コイルN1と二次コイルN2とコア10と絶縁体11, 12, 13を有して構成されている。同図に示すように、コア10にコイル導体である巻線14が巻回され第1のコイル層が形成され、そのコイル層の上に絶縁体である1-2層間絶縁体11が設けられ、その1-2層間絶縁体11の上にさらに巻線14が巻回されて第2のコイル層が形成され、さらにその上に絶縁体である2-3層間絶縁体12と、巻線14が巻回された第3のコイル層と、絶縁体である3-4層間絶縁体13と、巻線14が巻回さ

れた第4のコイル層とが上記同様に順に積層形成されている。

【0025】上記第2のコイル層の巻線14の一端部bと第4のコイル層の巻線14の一端部cが接続され、これら第2と第4のコイル層の直列接続体により一次コイルN1が形成されており、上記第2のコイル層の巻線14の他端部aが図1に示すA端部に接続され、つまり、直流電源1の正極側に接続され、第4のコイル層の巻線14の他端部dが図1に示すB端部に接続され、つまり、スイッチ素子2のドレイン側に接続されている。

【0026】上記第1のコイル層の巻線14の一端部eと第3のコイル層の巻線14の一端部gが接続され、また、第1のコイル層の巻線14の他端部fと第3のコイル層の巻線14の他端部hが接続され、これら第1と第3のコイル層の並列接続体により二次コイルN2が形成されており、上記第1のコイル層の巻線端部eと第3のコイル層の巻線端部gの接続部が図1に示すC端部（出力フライホイール素子6のカソード側）に接続され、前記第1のコイル層の巻線端部fと第3のコイル層の巻線端部hの接続部が図1に示すD端部（出力整流素子5のカソード側）に接続されている。

【0027】この実施形態例では、第1～第4の各コイル層には巻線がそれぞれ10巻回すつ巻かれており、第2と第4のコイル層は直列に接続されて一次コイルN1を構成しているので、一次コイルN1の巻数は20巻回（20T）となり、一方、第1と第3のコイル層は並列に接続されて二次コイルN2を構成しているので、二次コイルN2の巻数は10Tとなり、一次コイルN1と二次コイルN2の巻数比は2:1となっている。

【0028】この実施形態例では、巻数が多い方の一次コイルN1のコイル層が最外層となるように形成され、その最外層のコイル層の巻き終わり端dがスイッチ素子2のドレイン側に接続されている。

【0029】ところで、図2の（b）に示すように、一次コイルN1のA端部側の電圧はスイッチ素子2がオン・オフ動作しても変動しないが、一次コイルN1のA端部側からB端部側に向かうにしたがって、スイッチ素子2のオフ時に、図2の（c）や（d）に示すように、電圧が変動し始め、その変動幅（スイッチ素子2のオン時の電圧に対する変動幅）は一次コイルN1のA端部側からB端部側に向かうにしたがって大きくなる。

【0030】また、他方の二次コイルN2側も、図2の（e）に示すように、C端部側の電圧はスイッチ素子2がオン・オフ動作しても変動しないが、二次コイルN2のC端部側からD端部側に向かうにしたがって、スイッチ素子2のオフ時に、図2の（f）に示すように、電圧が変動し始め、その変動幅は二次コイルN2のC端部側からD端部側に向かうにしたがって大きくなる。

【0031】上記一次コイルN1で最も電圧変動が大きいB端部側の電圧変動幅は、一次コイルN1と二次コ

ルN2の巻数比が2:1であることから、二次コイルN2で最も電圧変動が大きいD端部側の電圧変動幅の2倍となる。

【0032】上記のように、コイル巻線14に通電する電圧が変動すると、その電圧変動に起因して巻線14から発生している電束の密度が変動し、その時間的な電束密度の変動量は巻線14に通電している電圧の時間的な変動量が大きくなるにしたがって大きくなる。このことから、この実施形態例では、スイッチ素子2のオフ時の電圧変動幅が最も大きい一次コイルN1のB端部側で最も時間的な電束密度変動が大きくなる。

【0033】すなわち、このトランス3において、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層間の絶縁体は、3-4層間絶縁体13となる。

【0034】この実施形態例では、上記3-4層間絶縁体13に次に示すような低寄生容量手法を施した。その低寄生容量手法とは、3-4層間絶縁体13の厚みを他の絶縁体11, 12の厚みよりも厚くしたことである。

【0035】このように、3-4層間絶縁体13の厚みを厚くすることにより、第3のコイル層（二次コイルN2）と第4のコイル層（一次コイルN1）の間隔が広くなり、このことにより、第3と第4のコイル層間の寄生容量が低減する。つまり、一次コイルN1と二次コイルN2の間に生じる寄生容量が低減し、トランス3の総合的な寄生容量Cpが低減できる。このことから、この実施形態例の低容量トランスを図1に示す共振リセット一石フォワードコンバータに組み込むことにより、上記トランス3の寄生容量Cpの低減に起因して、共振リセット一石フォワードコンバータのスイッチ素子2のオン時の短絡損失Pshを低減することが可能である。

【0036】この実施形態例によれば、時間的な電束密度変動が最も大きい3-4層間絶縁体13の厚みをそれ以外の絶縁体11, 12の厚みよりも厚くしたので、一次コイルN1の第4のコイル層と二次コイルN2の第3のコイル層の間隔が広がり、上記第3と第4のコイル層間の寄生容量を小さくすることができてトランス3の寄生容量Cpを小さくすることができる。このことから、この実施形態例の低寄生容量トランス3を用いることにより、図1に示す共振リセット一石フォワードコンバータでは、スイッチ素子2のオン時に放電損失されるエネルギーが低減し、すなわち、スイッチ素子2のオン時の短絡損失Pshを削減することが可能となり、回路の電力損失を低減することができる。

【0037】また、この実施形態例では、3-4層間絶縁体13の厚みだけを厚くしているので、全ての絶縁体11, 12, 13の厚みを厚くする場合よりもトランス3の大型化を防止することができる。さらに、上記の如く、全ての絶縁体11, 12, 13の厚みを厚くする

50と、一次コイルN1と二次コイルN2の電磁結合度が低

下するという問題が生じてしまうが、この実施形態例のように、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層の間の絶縁体(3-4層間絶縁体13)の厚みだけを厚くすることにより、一次コイルN1と二次コイルN2の電磁結合度の低下を、全ての絶縁体11, 12, 13の厚みを厚くする場合に比べて、回避することが可能である。

【0038】さらに、この実施形態例では、3-4層間絶縁体13の厚みだけを厚くしているので、絶縁体を形成する絶縁材料の増加は僅かであり、材料コストの大幅な増加ではなく、低コストで前記のような優れた効果を示す低寄生容量トランス3を提供することが可能である。

【0039】以下に、第2の実施形態例を説明する。図3には第2の実施形態例の低寄生容量トランスの断面構造が示されている。このトランス3はコイル導体であるコイルパターンが平面状に巻回形成された第1～第4のコイル層が各コイル層の間に絶縁体11, 12, 13を挟んで積層形成されたものである。

【0040】この実施形態例では、第1のコイル層に1巻回のコイルパターン15が形成され、第2のコイル層に5巻回のコイルパターン15が形成され、第3のコイル層には2巻回のコイルパターンが形成され、第4のコイル層に4巻回のコイルパターン15が形成されている。

【0041】上記第1のコイル層のコイルパターン15の一端部(中心側端部)と第3のコイル層のコイルパターン15の一端部(中心側端部)は接続され、これら第1と第3のコイル層により二次コイルN2が構成されている。また、第2のコイル層のコイルパターン15の一端部(中心側端部)と第4のコイル層のコイルパターン15の一端部(中心側端部)が接続され、これら第2と第4のコイル層により一次コイルN1が構成されており、一次コイルN1の巻数は9Tで、二次コイルN2の巻数は3Tであり、一次コイルN1と二次コイルN2の巻数比は3:1である。

【0042】上記第1のコイル層のコイルパターンの端部側端部を図1に示すC端部に接続し、第2のコイル層のコイルパターンの端部側端部を図1に示すA端部に接続し、第3のコイル層のコイルパターンの端部側端部を図1に示すD端部に接続し、第4のコイル層のコイルパターンの端部側端部を図1に示すB端部に接続することにより、図3のトランスを図1に示す共振リセット一石フォワードコンバータに組み込むことができる。

【0043】この実施形態例では、上記の如く、一次コイルN1が二次コイルN2よりも巻数が多く、巻数が多い方の一次コイルN1のコイル層が最上層になるように形成されており、その最上層になった一次コイルN1のコイル層の端部側端部が図1のスイッチ素子2のドレン側に接続する構成になっている。

【0044】また、前記第1の実施形態例で述べたよう

に、一次コイルN1のA端部側からB端部側に向かうにしたがって電圧の変動幅が大きくなり、また、二次コイルN2のC端部側からD端部側に向かうにしたがって電圧の変動幅が大きくなり、電圧変動に応じて電束密度が変動することから、図3のトランスでは、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層の間の絶縁体は3-4層間絶縁体13となり、この実施形態例では、3-4層間絶縁体13に次に示すような低寄生容量手法が施されている。

10 【0045】上記低寄生容量手法とは、3-4層間絶縁体13の厚みを他の絶縁体11, 12の厚みよりも厚くしたことである。このように、3-4層間絶縁体13の厚みを厚くすることにより、第3と第4のコイル層間の間隔が広くなり、第3と第4のコイル層間の寄生容量が小さくなる。すなわち、一次コイルN1と二次コイルN2の間の寄生容量が小さくなり、トランス3の寄生容量Cpを低減することが可能である。

【0046】この実施形態例によれば、3-4層間絶縁体13の厚みを他の絶縁体11, 12の厚みよりも厚くしたので、前記第1の実施形態例同様に、トランス3の寄生容量Cpを低減することができる。このことから、この実施形態例の低寄生容量トランス3を図1に示す回路に組み込むことにより、前記第1の実施形態例に述べたように、スイッチ素子2のオン時に生じる短絡損失Pshを低減することができ、回路の電力損失を削減することが可能である。

【0047】また、3-4層間絶縁体13の厚みだけを厚くしているので、全ての絶縁体11, 12, 13の厚みを厚くする場合よりも、トランス3の大型化を防止することができる。さらに、上記の如く、3-4層間絶縁体13の厚みだけを厚くしているので、全ての絶縁体11, 12, 13の厚みを厚くする場合よりも、一次コイルN1と二次コイルN2の電磁結合度の低下を回避することが可能である。

【0048】以下に、第3の実施形態例を説明する。図4には第3の実施形態例の低寄生容量トランスの断面構造が示されている。このトランス3はコイルパターン15が平面状に巻回形成されている第1～第8のコイル層が各コイル層間に絶縁体16を挟んで積層形成され、その積層体にコア10が装着されたものである。

【0049】この実施形態例では、第1～第8の各コイル層に図4の下側から順に1巻回、1巻回、2巻回、2巻回、1巻回、1巻回、2巻回、2巻回のコイルパターン15がそれぞれ形成されている。上記第1と第2の各コイル層のコイルパターン15の中心側端部同士が接続され、また、第1と第2の各コイル層のコイルパターン15の端部側端部同士が接続され、同様に、第5と第6の各コイル層のコイルパターン15の中心側端部同士が接続され、第5と第6の各コイル層のコイルパターン15の端部側端部同士が接続されている。

【0050】さらに、上記第1と第2のコイル層のコイルパターン15の中心側接続部と第5と第6のコイル層のコイルパターン15の中心側接続部が接続されており、上記第1と第2と第5と第6のコイル層により二次コイルN2が構成され、この二次コイルN2の巻数は2Tである。

【0051】また、第3と第4の各コイル層のコイルパターン15の中心側端部同士が接続され、同様に、第7と第8の各コイル層のコイルパターン15の中心側端部同士が接続されており、第4のコイル層のコイルパターン15の端部側端部と第7のコイル層のコイルパターン15の端部側端部が接続されている。上記第3と第4と第7と第8のコイル層により一次コイルN1が構成され、一次コイルN1の巻数は8Tである。

【0052】上記第1と第2のコイル層(二次コイルN2)のコイルパターン15の端部側接続部が図1に示すC端部に接続され、第3のコイル層(一次コイルN1)のコイルパターン15の端部側端部が図1に示すA端部に接続され、第5と第6のコイル層(二次コイルN2)のコイルパターン15の端部側接続部が図1に示すD端部に接続され、第8のコイル層(一次コイルN1)のコイルパターン15の端部側端部が図1に示すB端部に接続されて図1の共振リセット一石フォワードコンバータに図4のトランス3が組み込まれる。

【0053】前記の如く、この実施形態例では、一次コイルN1の巻数は二次コイルN2の巻数よりも多く、巻数が多い方の一次コイルN1のコイル層が最上層になるように構成され、その最上層になった一次コイルN1の第8のコイル層の巻き終わり端が図1のスイッチ素子2のドレイン側に接続される。

【0054】また、前記第1の実施形態例で述べたように、一次コイルN1のA端部側からB端部側に向かうにしたがって電圧の変動幅が大きくなり、また、二次コイルN2のC端部側からD端部側に向かうにしたがって電圧の変動幅が大きくなり、電圧変動幅に応じて電束密度が変動することから、この実施形態例では、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層間の絶縁体は、第6と第7のコイル層間の絶縁体である。この実施形態例では、上記第6と第7のコイル層間の絶縁体16に前記各実施形態例同様の低寄生容量手法を施した。

【0055】すなわち、第6と第7のコイル層間の絶縁体16の厚みを他のコイル層間の絶縁体16の厚みよりも厚く形成した。このように、第6と第7のコイル層間の絶縁体16の厚みを厚くすることにより、第6と第7のコイル層間の間隔が広くなり、第6と第7のコイル層間の寄生容量を低減できる。このことにより、一次コイルN1と二次コイルN2の間の寄生容量が削減でき、トランス3の寄生容量CPを低減することが可能である。

【0056】この実施形態例によれば、時間的な電束密

度変動が最も大きい一次コイルN1の第7のコイル層と二次コイルN2の第6のコイル層の間の絶縁体16の厚みをそれ以外のコイル層間の厚みよりも厚くしたので、前記各実施形態例同様に、一次コイルN1と二次コイルN2の間の寄生容量を低減でき、トランス3の寄生容量CPを削減することができる。このことから、この実施形態例の低寄生容量トランス3を図1に示す回路に組み込んだ場合に、スイッチ素子2のオン時に生じる短絡損失Pshを削減することができ、回路の電力損失を削減できる。

【0057】また、第6と第7のコイル層間の絶縁体16の厚みだけを厚くしたので、全てのコイル層間の絶縁体16の厚みを厚くする場合に比べて、トランス3の大型化を防止でき、また、一次コイルN1と二次コイルN2間の電磁結合度の低下を防止することができる。

【0058】以下に、第4の実施形態例を説明する。この実施形態例が前記各実施形態例と異なる特徴的なことは、時間的な電束密度の変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層間の絶縁体を他の絶縁体の厚みよりも厚く形成するのではなく、時間的な電束密度の変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層間の絶縁体を他の絶縁体の誘電率よりも小さい誘電率の絶縁材料で形成する低寄生容量手法を施す構成にしたことである。それ以外の構成は前記各実施形態例と同様であり、その重複説明は省略する。

【0059】この実施形態例によれば、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層の間の絶縁体をそれ以外のコイル層間の絶縁体の誘電率よりも小さい誘電率の絶縁材料で形成したので、その時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層間の寄生容量を小さくすることができる。このことから、一次コイルN1と二次コイルN2間の寄生容量が低減し、トランス3の寄生容量CPを削減できる。

【0060】したがって、前記各実施形態例同様に、この実施形態例の低寄生容量トランスを図1に示す回路に組み込むことにより、スイッチ素子2のオン時に放電損失されるエネルギーが低減し、スイッチ素子2のオン時の短絡損失Pshを削減することができる。

【0061】以下に、第5の実施形態例を説明する。この実施形態例において特徴的なことは、時間的な電束密度の変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層間の対向領域にある一次コイルN1のコイル導体と二次コイルN2のコイル導体の対向面積を小さくする方向に、図5のコイルパターン15aと15bに示すように、一次コイルN1と二次コイルN2の各コイル導体を互いにずらして形成する低寄生容量手法を施す構成にしたことである。それ以外の構成は前記各実施形態例同様であり、その重複説明は省略する。

【0062】この実施形態例によれば、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層間の対向領域にある一次コイルN1のコイル導体と二次コイルN2のコイル導体の対向面積を小さくする方向に各コイルのコイル導体を互いにずらす構成にしたので、一次コイルN1と二次コイルN2のコイル導体の対向面積が減少し、その形成位置をずらしたコイル導体間の寄生容量を低減することができ、このことより、一次コイルN1と二次コイルN2間の寄生容量を低減することができる。

【0063】上記のことから、前記各実施形態例同様に、トランス3の寄生容量Cpが削減でき、この実施形態例の低寄生容量トランス3を図1の回路に組み込むことにより、スイッチ素子2のオン時の短絡損失Pshを低減することができる。

【0064】なお、本発明は上記各実施形態例に限定されるものではなく、様々な形態を採り得る。例えば、上記各実施形態例では、一次コイルN1の巻数が二次コイルN2の巻数よりも多かったが、本発明は、もちろん、二次コイルN2の巻数が一次コイルN1の巻数よりも多いトランスにも適用することができる。

【0065】また、上記各実施形態例では、図1に示す出力整流素子5と出力フライホイール素子6のアノード同士が接続されるアノードコモン接続タイプの共振リセット一石フォワードコンバータにトランス3を組み込む例を示したが、図6に示すように、出力整流素子5と出力フライホイール素子6のカソード同士が接続されるカソードコモン接続タイプの共振リセット一石フォワードコンバータに組み込んでよい。この場合にも、前記各実施形態例同様に、トランス3を組み込むことにより、スイッチ素子2のオン時の短絡損失Pshを削減することができる。さらに、図7や図8に示すようなフライバックコンバータに組み込んでよく、上記同様に、優れた効果を奏すことができる。

【0066】さらに、上記各実施形態例で示した低寄生容量手法を2個以上組み合わせた低寄生容量手法を、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層の対向領域に施してもよい。

【0067】例えば、時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層の間の絶縁体の厚みをそれ以外の絶縁体の厚みよりも厚くすると共に、その時間的な電束密度変動が最も大きい一次コイルN1のコイル層と二次コイルN2のコイル層の間の絶縁体をそれ以外の絶縁体の誘電率よりも小さい誘電率の絶縁材料で形成するようにしてもよい。このように、複数の低寄生容量手法を組み合わせることにより、より一層一次コイルN1と二次コイルN2間の寄生容量の低減を図ることができる。

【0068】

【発明の効果】この発明によれば、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域に予め定めた低寄生容量手法を施す構成にしたので、上記低寄生容量手法が施された一次コイルのコイル層と二次コイルのコイル層の間の寄生容量が低減し、一次コイルと二次コイルの間の寄生容量を削減することができる。このことから、トランスの総合的な寄生容量が削減され、このトランスをスイッチング電源装置等の回路に組み込むことにより、スイッチ素子のス

10 イッキング動作に起因して放電損失されるエネルギーを低減でき、回路の電力損失の低減を図ることができる。

【0069】時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の間の絶縁体の厚みをそれ以外のコイル層間の絶縁体の厚みよりも厚くする低寄生容量手法を施す構成にあっては、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の間隔が広がり、その一次コイルと二次コイルのコイル層間の寄生容量を削減することができる。このことから、前記同様に、トランスの総合的な寄生容量が削減できる。

【0070】また、上記の如く、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の間の絶縁体の厚みだけを厚くしているので、全てのコイル層間の厚みを厚くする場合に比べて、一次コイルと二次コイルの電磁結合度の低下や、トランスの大型化や、コストの上昇を回避することができる。

【0071】時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の間の絶縁体をそれ以外のコイル層間の絶縁体の誘電率よりも小さい誘30 電率の絶縁材料で形成する低寄生容量手法を施す構成にあっては、その低寄生容量手法が施された一次コイルと二次コイルのコイル層間の絶縁体の誘電率が他のコイル層間の絶縁体の誘電率よりも小さいことから、一次コイルと二次コイルのコイル層間の寄生容量が低減し、トランスの総合的な寄生容量を削減することができる。誘電率がより小さい絶縁材料は高価なものであるが、上記の如く、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層間の絶縁体の材料だけをより誘電率が小さいもので形成するので、トランスの40 コストの増加を抑えることが可能である。

【0072】時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域にある一次コイルのコイル導体と二次コイルのコイル導体の対向面積を小さくする方向に各コイルのコイル導体を互いにずらして形成する低寄生容量手法を施す構成にあっては、一次コイルのコイル導体と二次コイルのコイル導体の対向面積が減少し、一次コイルと二次コイルの間の寄生容量を低減することができる。このことから、前記同様に、トランスの総合的な寄生容量を削減することができる。

50

13

【0073】上記低寄生容量手法のうち、2個以上の低寄生容量手法を組み合わせた複合低寄生容量手法を時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層の対向領域に施す構成にあっては、時間的な電束密度変動が最も大きい一次コイルのコイル層と二次コイルのコイル層間の寄生容量をさらに低減することができる。

【図面の簡単な説明】

【図1】第1の実施形態例を示す説明図ある。

【図2】図1のトランスの各要所における電圧の時間的な変化を示す波形図である。

【図3】第2の実施形態例を示す説明図である。

【図4】第3の実施形態例を示す説明図である。

14

【図5】第5の実施形態例を示す説明図である。

【図6】この発明に係るトランスが組み込まれる回路の他の例を示す回路図である。

【図7】この発明に係るトランスが組み込まれる回路のさらに他の例を示す回路図である。

【図8】この発明に係るトランスが組み込まれる回路のさらに他の例を示す回路図である。

【図9】従来例を示す回路図である。

【符号の説明】

10 3 トランス

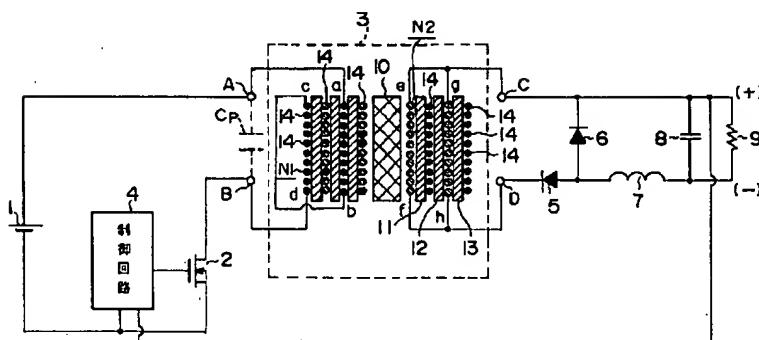
13 3-4層間絶縁体

14 卷線

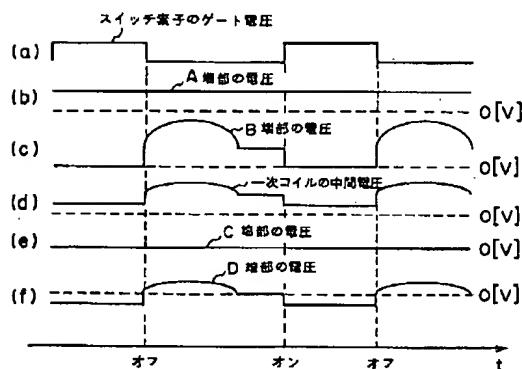
15 コイルパターン

16 絶縁体

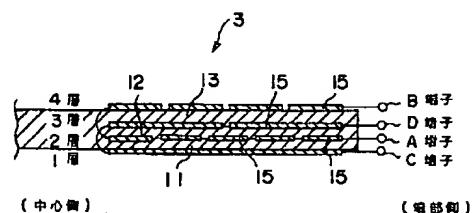
【図1】



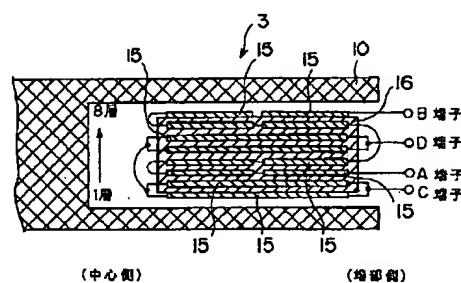
【図2】



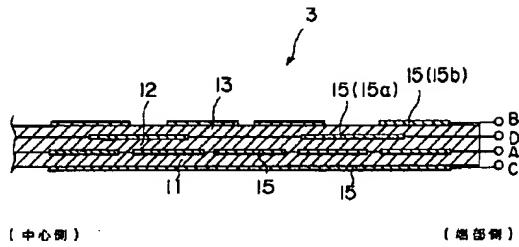
【図3】



【図4】

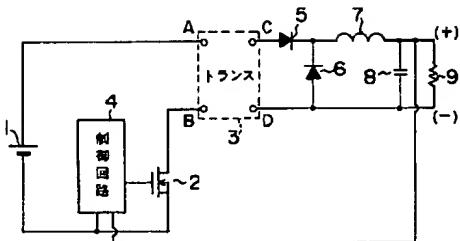


【図5】

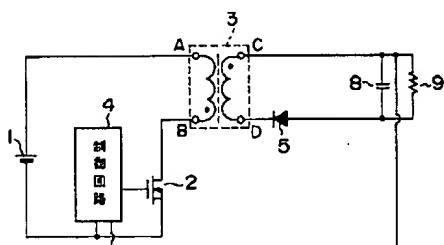


〔中心側〕

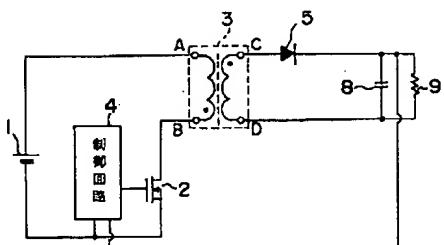
【図6】



【図7】



【図8】



【図9】

